

明細書

フリップチップ実装用基板

技術分野

本発明は、フリップチップ実装用基板にＩＣチップをフリップチップ実装する際、半導体実装ペースト中に発生するボイドを低減することができるフリップチップ実装用基板に関する。

背景技術

近年、個人の認証、商品管理、物流管理ために、非接触ＩＣタグや非接触ＩＣカードが用いられている。

この非接触ＩＣタグ、カード用電子回路の製造の一つの方法として、フリップチップ実装方式により、ＩＣチップを電子回路基板に実装することによる方法がある（特開２０００－２２３５３４号公報参照）。

このフリップチップ実装方式は、ＩＣチップを電子回路基板に実装する際に、電子回路基板とＩＣチップの間に異方性導電ペーストを入れて、その後ＩＣチップを圧着して、ＩＣチップを電子回路基板に接続する方法であり、実装されたＩＣチップの外周には、押出された異方性導電ペーストが盛り上がりフィレットを形成し、ＩＣチップへの湿気の浸入を防止する利点がある。

しかし、この方式では、異方性導電ペーストの中に、空気などのガスが取り残されたまま異方性導電ペーストが硬化することがあり、これらのボイドが、接触不良や、動作不良、ＩＣチップ割れの原因となるという問題点がある。

発明の開示

本発明は、上記従来技術の問題点に鑑みてなされたものであり、フリップチップ実装用基板にＩＣチップをフリップチップ実装する際、半導体実装ペースト中に発生するボイドを低減することができるフリップチップ実装用基板を提供することを目的としてなされたものである。

本発明者は、上記課題を解決するために鋭意検討した結果、実装パッドに半導体実装ペーストを介してＩＣチップを加圧してＩＣチップを実装パッドに接続する際に押出される半導体実装ペーストを誘導するための半導体実装ペースト誘導路を実装パッドに１以上設けることにより、上記課題を解決できることを見い出し、本発明を完成するに至った。

すなわち、本発明は、基材シート的一方の表面に、回路線及び該回路線の両末端に接続する複数の実装パッドからなる電子回路が設けられ、複数の実装パッドがパッド間隙を隔てて対向しており、その実装パッドに半導体実装ペースト誘導路が１以上設けられていることを特徴とするフリップチップ実装用基板を提供するものである。

また、本発明は、上記フリップチップ実装用基板において、半導体実装ペースト誘導路の幅が５０～６００μmであるフリップチップ実装用基板を提供するものである。

また、本発明は、上記フリップチップ実装用基板において、パッド間隙の一部にＩＣチップ接続用半導体実装ペーストを均一に押し広げるための幅広部が設けられているフリップチップ実装用基板を提供するものである。

また、本発明は、上記フリップチップ実装用基板において、幅広部の中央部に薄膜層が設けられているフリップチップ実装用基板を提供するものである。

図面の簡単な説明

第１図は、本発明のフリップチップ実装用基板の一例を示す平面図である。

第２図は、本発明のフリップチップ実装用基板の一例の実装パッドの部分拡大平面図である。

第３図は、本発明のフリップチップ実装用基板の他の一例の実装パッドの部分拡大平面図である。

第４図は、従来のフリップチップ実装用基板の一例の平面図である。

図中、１は基材シートを示し、２は電子回路を示し、３は回路線を示し、４は実装パッドを示し、５は絶縁層を示し、６はジャンパ配線部を示し、７はパッド間隙を示し、８は幅広部を示し、９は半導体実装ペースト誘導路を示し、１０

は薄膜層を示し、11は合せマークを示し、12はICチップの実装位置を示す。

発明を実施するための好ましい態様

本発明のフリップチップ実装用基板を図面に基づいて説明する。第1図には、本発明のフリップチップ実装用基板の一態様の平面図が示され、第2図には、第1図の実装パッドの拡大平面図が示されている。

本発明において、基材シート的一方の表面に、回路線及び該回路線の両末端に接続する複数の実装パッドからなる電子回路が設けられている。第1図には、実装パッドは2つ設けられている。

基材シート1は、好ましくは合成樹脂からなるシートである。合成樹脂のシートとしては、例えば、高密度ポリエチレン、中密度ポリエチレン、低密度ポリエチレン、ポリプロピレン、ポリメチルー1-ペンテン/エチレン/環状オレフィン共重合体、エチレン-酢酸ビニル共重合体などのポリオレフィン系樹脂、ポリエチレンテレフタレート、ポリエチレンナフタレート、ポリブチレンテレフタレートなどのポリエステル系樹脂、ポリ塩化ビニル樹脂、ポリビニルアルコール樹脂、ポリカーボネート樹脂、ポリアミド樹脂、ポリイミド樹脂、フッ素系樹脂、またはこれらのいずれかを含む共重合体、ポリマーブレンド、ポリマーアロイなどを用いることができる。さらに、硝子粉末、酸化チタン粉末、シリカ粉末等の混合物や、紙、硝子織布への含浸物等も用いることができる。特に、ポリエステル系樹脂から成るシートが好ましく用いられる。基材シート1は、一軸延伸または二軸延伸されたものであってもよい。基材シート1は、単層であってもよいし、同種又は異種の2層以上の多層であってもよい。

基材シート1の厚みは、特に制限ないが、通常10～2000 μ mであればよく、好ましくは20～500 μ mである。

本発明のフリップチップ実装用基板においては、基材シート1の表面に電子回路2が設けられている。

電子回路2は、導電性物質で形成された回路線3で構成されている。導電性物質としては、例えば、金属箔、蒸着膜、スパッタリングによる薄膜等の金属や、金属の粒子をバインダーに分散させた導電性ペースト等が好ましく挙げられる。

金属としては金、銀、ニッケル、銅、アルミニウムなどが挙げられる。

金属粒子の平均粒径は、 $1 \sim 15 \mu\text{m}$ が好ましく、 $2 \sim 10 \mu\text{m}$ が特に好ましい。バインダーとしては、紫外線硬化型樹脂、熱硬化型樹脂が挙げられ、例えば、ポリエステル樹脂系、ポリウレタン樹脂系、エポキシ樹脂系、フェノール樹脂系などの紫外線硬化型樹脂、熱硬化型樹脂が挙げられる。

金属粒子の含有量は、 $20 \sim 99$ 質量%が好ましく、 $50 \sim 99$ 質量%がより好ましく、 $70 \sim 99$ 質量%が特に好ましい。

電子回路2の回路線の形状は、例えば、第1図に示された形状のものが挙げられる。第1図には、導電性物質の線から成る回路線3が四角形状の基材シート1の外周から内側に向けて13重の環状に所定間隔を空けて配置されてアンテナとしての電子回路2を形成している。

電子回路2を構成する回路線3の厚みは、特に制限されないが、金属箔の場合は $5 \sim 50 \mu\text{m}$ 、蒸着膜やスパッタリングによる金属膜の場合は $0.01 \sim 5 \mu\text{m}$ 、導電ペーストの場合は $5 \sim 100 \mu\text{m}$ であることが好ましい。

回路線3の幅は、特に制限ないが、 $0.01 \sim 10 \text{mm}$ が好ましく、 $0.1 \sim 3 \text{mm}$ が特に好ましい。

回路線3には、通常その両端には、ICチップと連結させるための2つの実装パッド4が設けられている。実装パッド4は、回路線3の内側に設けてもよいし、回路線3の外側に設けてもよい。

電子回路2の最外輪又は最内輪の回路線3を実装パッド4と連結するためには、電子回路2の最外輪又は最内輪の回路線3は、それらの中間の輪状回路線3と短絡（導通）することなく、ジャンパ配線部6に接続させることにより、回路線3の内側又は外側に引き出し、実装パッド4と連結する。

ジャンパ配線部6とは、最外輪又は最内輪の回路線3と実装パッド4とを連結するために、中間の輪状回路線3に短絡しないように飛び越えて設けられる回路であり、その目的を達成するために、ジャンパ配線部6と中間の回路線3との間には、通常は絶縁層5が設けられている。絶縁層5は、絶縁性物質から構成されており、硬化型絶縁性物質の硬化物で構成されていることが好ましい。硬化型絶縁性物質としては、硬化型絶縁性樹脂が好ましく、光硬化型絶縁性樹脂、熱硬化

型絶縁性樹脂などが挙げられる。絶縁性物質の具体例としては、絶縁性インクが好ましく挙げられ、紫外線硬化型絶縁性インク等の光硬化型絶縁性インクなどが特に好ましく挙げられる。

ジャンパ配線部 6 は、回路線 3 と同様な導電性物質で構成されているが、導電性ペーストで構成されていることが好ましい。

ジャンパ配線部 6 の好ましい形成方法は、電子回路 2 の最外輪及び最内輪の回路線 3 から、それらの中間の輪状回路線 3 の部分を横断して、絶縁性樹脂などから成る絶縁性物質をスクリーン印刷等により線状又は平面状に印刷し、乾燥又は硬化させて絶縁層 5 を形成した後、その絶縁層 5 の表面に導電性ペーストをスクリーン印刷等により線状に印刷する方法などによりジャンパ配線部 6 を形成する方法等が挙げられる。導電性ペーストは前記したものが例示される。

なお、ジャンパ配線部 6 は、基材シート 1 の表面に回路線 3 を形成した後に形成してもよいし、予め基材シート 1 の表面にジャンパ配線部 6 を形成し、その上に絶縁層 5 を形成し、そのジャンパ配線部 6 の位置に実装パッド 4 と最外輪又は最内輪の回路線 3 の末端が配置するように回路線 3 を形成してもよい。

本発明においては、2つの実装パッド 4 は、パッド間隙 7 を隔てて対向している。

パッド間隙 7 の平面形状は、特に制限ないが、直線状、曲線状など種々の形状でよい。

パッド間隙 7 の幅は、実装パッド 4 が導通しないような距離であればよく、通常 100～1500 μm であり、200～1000 μm が好ましい。

パッド間隙 7 の一部には、ICチップ接続用半導体実装ペーストを塗布するための幅広部 8 を設けることが好ましい。これにより、ICチップと基材シート 1 の表面を半導体実装ペーストにより、しっかりと固定することができ、実装パッド 4 から ICチップが外れることを防止できる。

幅広部 8 の平面形状は、特に制限なく、円形、楕円形、三角形、四角形、六角形、八角形などの多角形などが挙げられるが、円形、楕円形が好ましい。幅広部 8 の大きさは、ICチップの実装面の面積の 10～80% が好ましく、15～75% がより好ましく、20～70% が特に好ましい。

幅広部 8 の中央部には、薄膜層 10 を設けることが好ましい。この対称形状の薄膜層 10 を設けることにより、実装パッド 4 に半導体実装ペーストを介して IC チップを加圧して IC チップを実装パッド 4 に接続する際に押出される半導体実装ペーストの拡散を均一に促進することができる。

薄膜層 10 の平面形状は、特に制限なく、円形、楕円形、三角形、四角形、六角形、八角形などの多角形などが挙げられるが、円形、楕円形が好ましい。

薄膜層 10 の大きさは、IC チップの実装面の面積の 5 ～ 65 % が好ましい。

薄膜層 10 の厚さは、実装パッド 4 と同様であることが好ましい。

薄膜層 10 は、種々の材質で形成することができるが、実装パッドと同様な材質で形成することが、実装パッドと同時に形成できるので好ましい。

本発明においては、実装パッド 4 に半導体実装ペーストを介して IC チップを加圧して IC チップを実装パッド 4 に接続する際に押出される半導体実装ペーストを誘導するための半導体実装ペースト誘導路 9 が実装パッド 4 に 1 以上設けられている。

半導体実装ペースト誘導路 9 は、1 個設けられてもよいが、2 以上を設けることが好ましく、2 ～ 6 個がより好ましい。

半導体実装ペースト誘導路 9 は、押出される半導体実装ペーストを通すことができる溝であればよく、溝の深さは、実装パッド 4 の厚みと同様であることが好ましい。

半導体実装ペースト誘導路 9 は、幅広部 8 に連結していることが好ましい。

半導体実装ペースト誘導路 9 の幅は、通常 50 ～ 600 μm であればよく、好ましくは 100 ～ 500 μm である。

半導体実装ペースト誘導路 9 の長さは、IC チップを実装したときに、IC チップの外周から 50 μm 以上外側に延びておればよく、通常 100 μm 以上である。半導体実装ペースト誘導路 9 の長さの上限は、半導体実装ペーストを誘導できる長さであれば、それ以上は必要がない。また、半導体実装ペースト誘導路 9 は、IC チップ実装時電子回路 2 の閉回路構成を保っていれば、その先端部をパッド間隙 7 に接続させてもよい。

さらに、実装パッド 4 には、IC チップの位置決めに用いる合せマーク 11 を

設けてもよい。合せマーク 11 の数は、1 個でもよいが、2 個以上が好ましく、2 ～ 3 個が特に好ましい。

基材シート 1 の表面に電子回路 2 の回路線 3、実装パッド 4、パッド間隙 7、幅広部 8、半導体実装ペースト誘導路 9 及び合せマーク 11 を形成するには、例えば、金属箔を接着剤層で基材シート 1 に貼り合わせ、金属箔をエッチング処理して、電子回路 2 の回路線 3、実装パッド 4、パッド間隙 7、幅広部 8、半導体実装ペースト誘導路 9 及び合せマーク 11 を形成する方法等が挙げられる。エッチング処理は、通常のエッチング処理と同様な処理により行うことができる。また、基材シート 1 の表面への電子回路 2 の回路線 3 及び実装パッド 4 の形成は、導電性ペーストを、印刷、塗布などの手段により電子回路 2 の回路線 3 及び実装パッド 4 の形状に付着させることによっても行うことができる。

基材シート 1 と接着剤層との接着力を増すために、基材シート 1 の表面を表面処理してもよい。表面処理方法としては、例えば、コロナ放電処理、化学処理、樹脂コーティング等が挙げられる。

接着剤層に使用される接着剤としては、熱溶融型接着剤、熱可塑性接着剤、感圧型接着剤、熱硬化型接着剤など種々の接着剤が挙げられる。接着剤の種類としては、例えば、天然ゴム系接着剤、合成ゴム系接着剤、アクリル樹脂系接着剤、ポリエステル樹脂系接着剤、ポリビニルエーテル樹脂系接着剤、ウレタン樹脂系接着剤、シリコーン樹脂系接着剤などが挙げられる。

アクリル樹脂系接着剤の具体例としては、アクリル酸、アクリル酸メチル、アクリル酸エチル、アクリル酸プロピル、アクリル酸ブチル、アクリル酸-2-エチルヘキシル、メタクリル酸メチル、メタクリル酸エチル、メタクリル酸ブチル、アクリロニトリルなどの単独重合体もしくは共重合体などが挙げられる。ポリエステル樹脂系接着剤は、熱可塑性ポリエステル樹脂接着剤、熱硬化性ポリエステル樹脂接着剤などが挙げられる。ポリビニルエーテル樹脂系接着剤の具体例としては、ポリビニルエーテル、ポリビニルイソブチルエーテルなどが挙げられる。シリコーン樹脂系接着剤の具体例としては、ジメチルポリシロキサンなどが挙げられる。これらの接着剤は、1 種単独でまたは 2 種以上を組み合わせる用いることができる。

これらの接着剤のうち、ポリエステル樹脂系接着剤が好ましい。

また、上記接着剤層には、必要に応じて接着付与剤、可塑剤、軟化剤、老化防止剤、填料、染料又は顔料などの着色剤などを配合することができる。

接着剤層の厚みは、特に制限ないが、通常1～100 μm であればよく、好ましくは3～50 μm である。

基材シート上に接着剤層を設ける方法としては、特に制限はなく、種々の方法を用いることができ、例えば、エアーナイフコーター、ブレードコーター、バーコーター、グラビアコーター、ロールコーター、カーテンコーター、ダイコーター、ナイフコーター、スクリーンコーター、マイヤバーコーター、キスコーターなどにより塗布、乾燥する方法が挙げられる。

フリップチップ実装用基板の2つの実装パッド4へのICチップの実装は、半導体実装ペーストを、フリップチップ実装用基板の幅広部8に塗布し、ICチップ電極部に金線を用いてワイヤバンプを設け、必要に応じて合せマーク11でICチップの位置決めをし、ICチップを熱圧着する方法が挙げられる。ICチップの実装位置12を、第2図に示している。

熱圧着の条件としては、通常100～300 $^{\circ}\text{C}$ 、100～400gf、1秒～1分が挙げられる。

なお、ICチップの厚みは、用途に応じて適宜選定すればよいが、通常50～400 μm のものが用いられる。

半導体実装ペーストには、異方性導電ペースト、非導電ペーストを使用することができる。

実施例

次に、本発明を実施例により具体的に説明する。ただし、本発明は、これらの例によって、何ら限定されるものではない。

(実施例1)

基材シート1としての、ポリエチレンテレフタレートフィルム(横400mm、縦400mm、厚さ50 μm)の片側の表面に、ポリエステル系の熱可塑性接着剤(東洋紡績(株)製、商品名「バイロン30SS」)をグラビアコーターで乾燥

して厚さ $5\text{ }\mu\text{m}$ になるように塗布して接着剤層を積層した。さらに、この接着剤層の表面に $35\text{ }\mu\text{m}$ 厚の電解銅箔を 100°C のヒートシールロールにて加熱圧着した。次に、前記電解銅箔の表面に、第1図のように、最外輪の長さが縦 16 mm 、横 47 mm の13重の渦巻き四角形状回路線3（アンテナ）状及び2つの実装パッド4状が形成されるように、スクリーン印刷法により、エッチングレジストインクを印刷（線幅： 0.2 mm ）した。これを塩化第二鉄溶液にてエッチング処理を行い、円形状回路線3、2つの実装パッド4以外の部分を除去した。この後、アルカリ水溶液にてエッチングレジストインクを除去し、第1図と同じ電子回路2（回路線の線幅： 0.2 mm ）、実装パッド4（厚さ $35\text{ }\mu\text{m}$ ）、パッド間隙7（幅 $200\text{ }\mu\text{m}$ ）、幅広部8（大きさICチップの実装面の面積の37%（直径 1 mm の略円形））、半導体実装ペースト誘導路9（深さ $35\text{ }\mu\text{m}$ 、幅 $200\text{ }\mu\text{m}$ 、ICチップの外周より直線距離で $200\text{ }\mu\text{m}$ 外側に延出）及び合せマーク11を形成した。

次に、電子回路（アンテナ）3の最内輪の回路線3と実装パッド4を導通させるために、それらの間を紫外線硬化型インクをスクリーン印刷法により第1図に示すように略四角形平面状に印刷後、紫外線を照射して硬化させ、その紫外線硬化型インクの硬化物から成る絶縁層5（長さ約 7 mm 、幅 5 mm 、厚み $20\text{ }\mu\text{m}$ ）を形成し、その絶縁層5の表面に銀ペースト（銀粒子の平均粒径： $5\text{ }\mu\text{m}$ 、銀粒子の含有量： $65\text{ 質量}\%$ 、バインダー：熱硬化型ポリエステル樹脂）をスクリーン印刷法により幅広線状に印刷し、 110°C で乾燥させ、ジャンパ配線部6（長さ 10 mm 、幅 1 mm 、厚み $23\text{ }\mu\text{m}$ ）を形成し、複数のフリップチップ実装用基板を得た。

次いで、フリップチップ実装機（九州松下（株）製、商品名「FB30T-M」）を用いて、半導体実装ペースト（京セラケミカル社製、商品名「TAP0402E」）を、フリップチップ実装用基板の幅広部8に塗布し、ICチップ（フィリップス社製、商品名「I・CODE」、縦 1.45 mm 、横 1.45 mm 、厚さ $150\text{ }\mu\text{m}$ ）電極部に金線を用いてワイヤバンプを設け、このICチップを 220°C 、 200 gf 、7秒の条件にて熱圧着して、実装パッド4に、フリップチップ実装して連結し、ICチップの外周にフィレットが形成されたICチップ実装済み基

板を20枚作成した。フィレットは、ICチップの外周に均一に形成されており、基材シート1の裏側からボイドを観察したところ、ボイドはなかった。

上記ICチップ実装済み基板20枚を、電子回路評価キット（フィリップス社製、商品名「I・CODE評価キットSLEV400」）により、電子回路としての動作を確認した後、環境確認試験器（エスベック（株）社製、商品名「SH-241型小型環境試験器」）に、60℃、90%RHの加熱加湿条件で1000時間入れた。加熱加湿後の電子回路を室温で24時間放置した後、再度電子回路としての動作を確認したところ、ICチップ実装済み基板20枚中、動作不良となった電子回路は、皆無であった。

（実施例2）

第3図に示す幅広部8に、電解銅箔の薄膜層10（直径0.7mmの円形、ICチップの実装面の面積の18%）をエッチングにより設けた以外は、実施例1と同様にして、フリップチップ実装用基板を作成した。

次に、実施例1と同様にして、ICチップ実装済み基板を20枚作成した。ICチップの周辺での半導体実装ペーストのはみ出し方が、実施例1よりも、均一であった。

さらに、実施例1と同様にして、ICチップ実装済み基板20枚の電子回路評価を行った。フィレットは、ICチップの外周に均一に形成されており、基材シート1の裏側からボイドを観察したところ、ボイドはなかった。また、電子回路の評価結果は、ICチップ実装済み基板20枚中、動作不良となった電子回路は、皆無であった。

（比較例1）

実施例1と同様にして、第4図に示す半導体実装ペースト誘導路9を持たない実装パッド4を用いた回路を有するフリップチップ実装用基板を作成した。

次に、実施例1と同様にして、ICチップ実装済み基板を作成した。

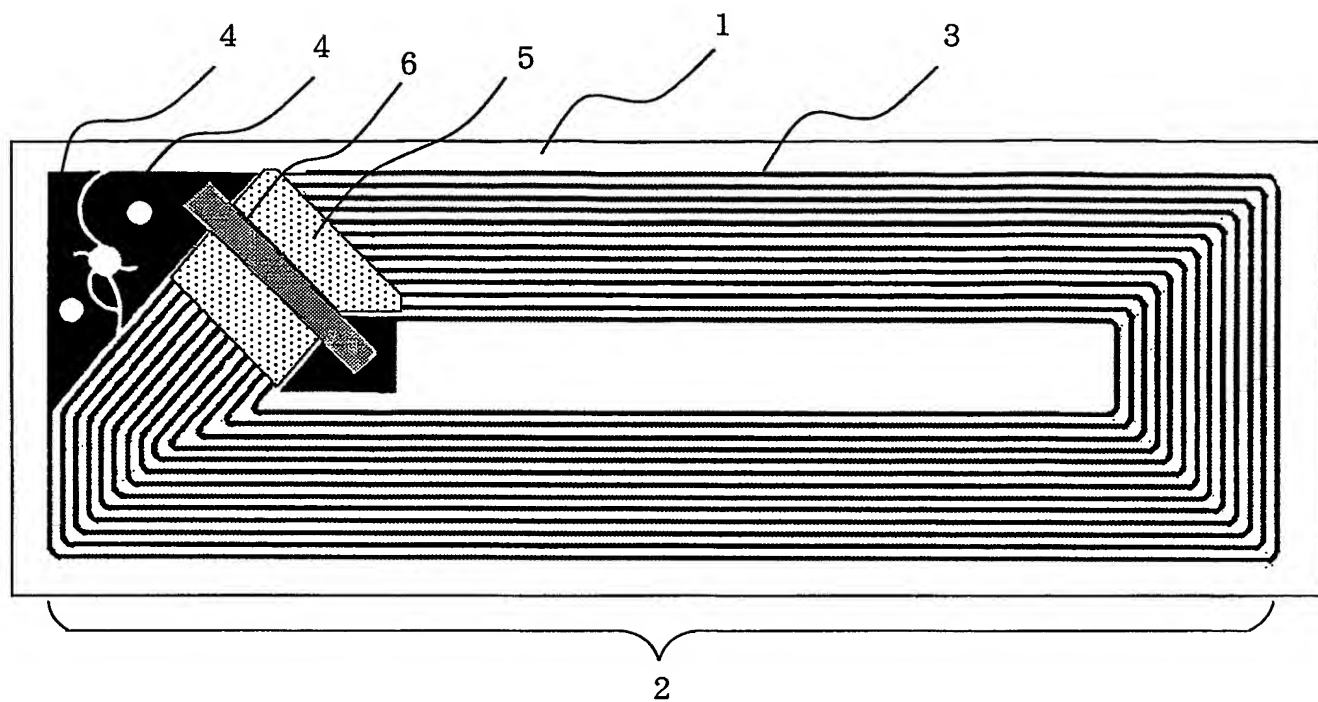
さらに、実施例1と同様にして、ICチップ実装済み基板20枚の電子回路評価を行った。基材シート1の裏側からボイドを観察したところ、ボイドが見られた。評価結果は、ICチップ実装済み基板20枚中、動作不良となった電子回路は、10個であった。

本発明のフリップチップ実装用基板は、フリップチップ実装用基板に I Cチップをフリップチップ実装する際、半導体実装ペースト中に発生するボイドを低減することができ、接触不良、動作不良や、I Cチップ割れを防止することができる。

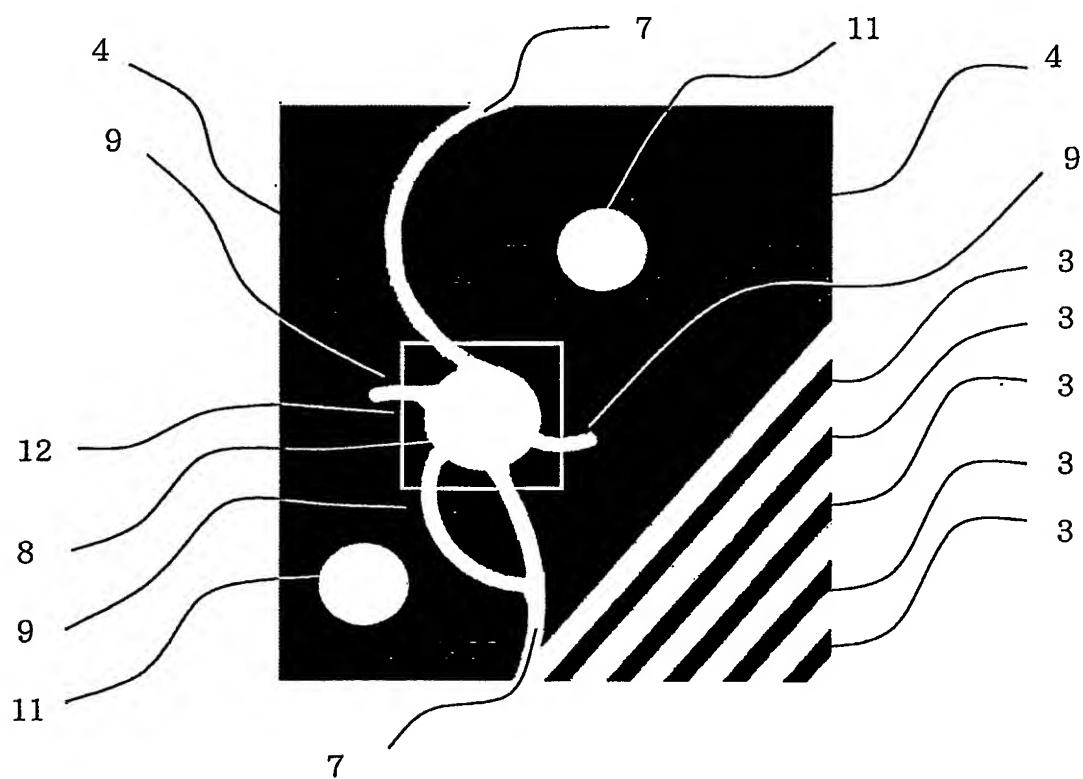
請求の範囲

1. 基材シート的一方の表面に、回路線及び該回路線の両末端に接続する複数の実装パッドからなる電子回路が設けられ、複数の実装パッドがパッド間隙を隔てて対向しており、その実装パッドに半導体実装ペースト誘導路が1以上設けられていることを特徴とするフリップチップ実装用基板。
2. 半導体実装ペースト誘導路の幅が50～600 μ mである請求項1に記載のフリップチップ実装用基板。
3. パッド間隙の一部にICチップ接続用半導体実装ペーストを均一に押し広げるための幅広部が設けられている請求項1又は2に記載のフリップチップ実装用基板。
4. 幅広部の中央部に薄膜層が設けられている請求項3に記載のフリップチップ実装用基板。

第1図

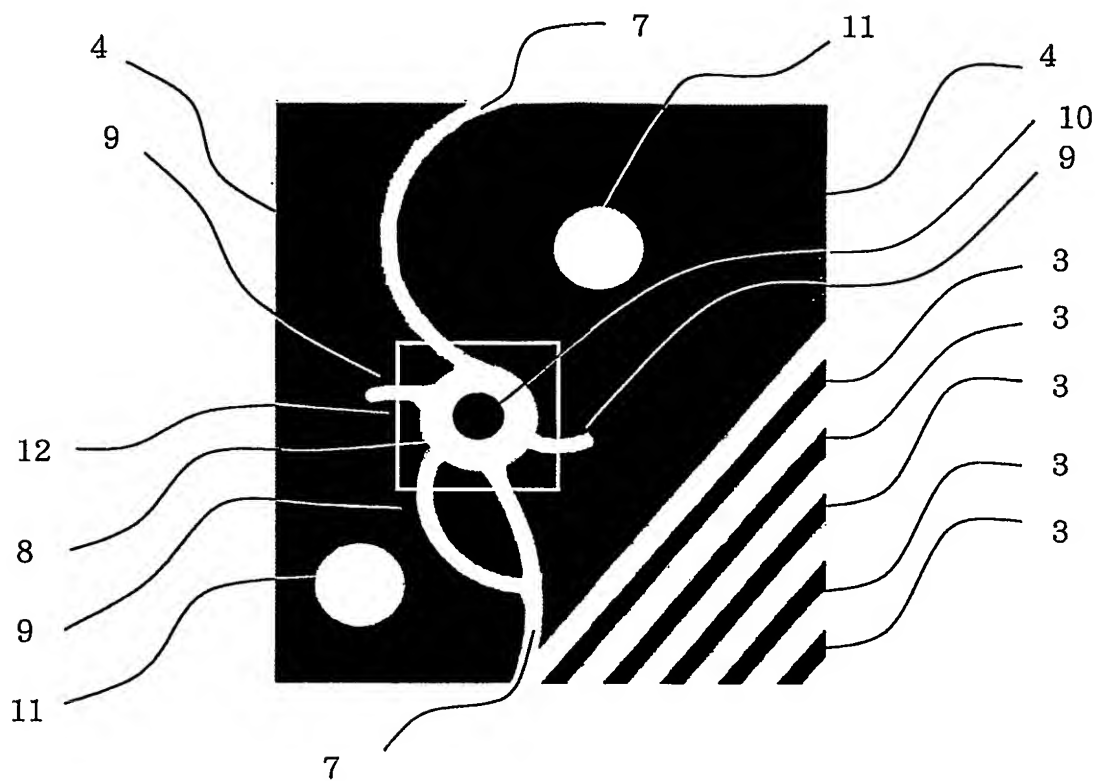


第2図

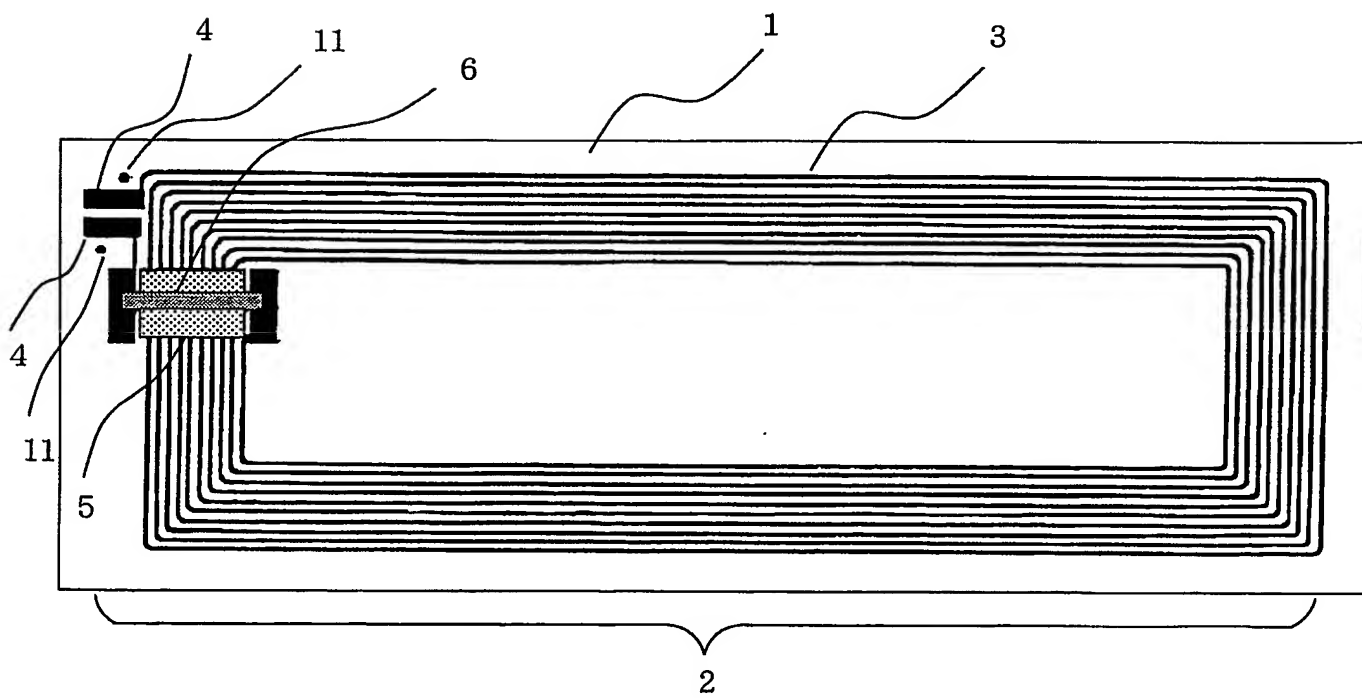


2/2

第3図



第4図



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/011279

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01L23/12

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01L23/12, H01L21/60, H01L21/52, B42D15/10, G06K19/00, H05K1/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2004

Kokai Jitsuyo Shinan Koho 1971-2004 Jitsuyo Shinan Toroku Koho 1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2000-200332 A (Matsushita Electric Industrial Co., Ltd.), 18 July, 2000 (18.07.00), Full text; all drawings (Family: none)	1-4
Y	JP 2001-230274 A (Fujitsu Ltd.), 24 August, 2001 (24.08.01), Par. Nos. [0026] to [0029], [0037] to [0040]; Figs. 1, 4 & US 2001/0013641 A1	1-4
Y	JP 2002-64257 A (Sony Corp.), 28 February, 2002 (28.02.02), Par. Nos. [0037] to [0039]; Fig. 6 (Family: none)	4

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
23 August, 2004 (23.08.04)

Date of mailing of the international search report
07 September, 2004 (07.09.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/011279

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 10-313161 A (Hitachi Chemical Co., Ltd.), 24 November, 1998 (24.11.98), (Family: none)	1-4

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H01L23/12

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H01L23/12, H01L21/60, H01L21/52, B42D15/10, G06K19/00, H05K1/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-2004年

日本国登録実用新案公報 1994-2004年

日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2000-200332 A(松下電器産業株式会社)2000.07.18, 全文, 全図(ファミリーなし)	1-4
Y	JP 2001-230274 A(富士通株式会社)2001.08.24, [0026]-[0029], [0037]-[0040], 図1, 図4 & US 2001/0013641 A1	1-4
Y	JP 2002-64257 A(ソニー株式会社)2002.02.28, [0037]-[0039], 図6(ファミリーなし)	4
A	JP 10-313161 A(日立化成工業株式会社)1998.11.24(ファミリーなし)	1-4

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

23.08.2004

国際調査報告の発送日

07.9.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

坂本 燕昭

4 R

9 2 6 5

電話番号 03-3581-1101 内線 6363